

令和5年10月31日

報道解禁日時：2023年10月31日19時（日本時間）

各報道機関 御中

国立大学法人 静岡大学

国立大学法人 島根大学

シリコン・トランジスタ上で電子正孔共存系の形成に成功 — エネルギー散逸のない超低消費電力デバイスへの応用に期待 —

静岡大学電子工学研究所の堀匡寛（ほり まさひろ）准教授と小野行徳（おの ゆきのり）教授、および、島根大学の影島博之（かげしま ひろゆき）教授の研究チームは、シリコン・トランジスタ^{*1}の電氣的制御により同トランジスタ上で電子と正孔を同時に存在させることに成功しました。そしてそこで生じる再結合^{*2}の電流から、それらの電子と正孔が極めて近接していることが明らかとなり、さらには「強く束縛したペア（励起子）」を生成していることも示唆されました。これらは、励起子の量子凝縮^{*3}をシリコン・トランジスタ上で実現するための大きな一歩であり、超流動状態^{*4}を利用した超低消費電力デバイス創生や量子コンピュータ開発など低温エレクトロニクスに広く貢献するものと期待されます。本成果は、2023年10月31日（英国時間）に英国科学誌「Communications Physics（コミュニケーションズ・フィジックス）」オンライン版で公開されます。

【研究の背景】

高度情報化社会を支える集積回路の性能は、その主要構成部品であるシリコン・トランジスタの性能に依っています。これまでトランジスタは微細化により動作速度向上と消費電力低減を可能にしてきました。しかし、原子サイズにまで縮小したトランジスタではそれらはもはや期待できず、そのため微細化に依らない新原理で動作する革新的デバイスの創出が求められています。

一方、半導体上で電子と正孔が同時に存在する多体系（電子正孔共存系）では、その密度と温度に依存して励起子、プラズマ、液滴といったさまざまな相が形成され、基礎多体系物理の観点から注目を集めています。特に極低温下における励起子は量子凝縮すると超流動へと転移することが理論的に証明されており、これをデバイスに応用する研究が様々な材料・構造を用いて盛んに進められています。しかしながら、集積回路を構成するシリコン・トランジスタでは電子と正孔を同時に存在させることが困難（図1）であったため、

その研究はほとんど進展していませんでした。もしシリコン・トランジスタ上で励起子の量子凝縮を発現することができれば、既存トランジスタの消費電力を大幅に低減できる可能性があり、これにより大規模量子コンピュータで必須となるクライオ CMOS 集積回路^{*5}などの低温エレクトロニクスに広く貢献することが期待されます。

【研究の成果】

以上の背景のもと、静岡大学と島根大学の研究チームは、シリコン・トランジスタのゲート電圧制御により電子と正孔を同トランジスタ上で同時に存在させることに成功しました（図2）。またそこで生じる再結合の電流を解析したところ、その電子と正孔は約5ナノメートル（ 10^{-9} m）の距離で極めて近接していることが明らかとなりました。さらにその再結合過程を観察すると、ランダムで早い再結合を経て、ゆっくりとした再結合に切り替わることを見出しました（図3）。これは、量子凝縮で重要となる、電子と正孔が強く束縛した電子正孔対（励起子）が生成されているという「モデル」で説明でき、今後さらなる検討によりシリコン・トランジスタ上で励起子量子凝縮の発現が期待されます。

【技術のポイント：電子正孔共存系の形成技術】

図1は、集積回路を構成している2種類のトランジスタの構造とその基本動作を示しています。pチャネル型（nチャネル型）トランジスタでは、ゲート端子にそれぞれ負電圧（正電圧）を印加すると絶縁膜を介して半導体側に正孔層（電子層）が形成され、それらはソース・ドレイン端子間を流れます。このように通常のゲート電圧操作では、どちらか一方の極性をもつキャリアしか流すことができません。そこで本研究ではゲート電圧を高速に切り替える（スイッチングする）ことで電子と正孔をトランジスタ上で同時に存在させました。ここではこのために当研究グループが独自に確立してきた高精度ゲート操作技術を利用しました。

具体的なゲート操作手順はまず、①負電圧（セット電圧）を印加してシリコン酸化膜/シリコン界面に正孔を蓄積させます（図2左）。次に、②セット電圧から正方向の電圧（オン電圧）に高速で切り替えます（図2右はゲートを負のセット電圧からゼロボルトのオン電圧へと変化させた後の様子です）。上記操作を低温下で行うと、界面の正孔は熱エネルギーを奪われるために鈍い動きとなり、高速で変化するゲート電圧に追従できないため界面に留まります。その界面の正孔に引き付けられるようにソース/ドレイン端子から電子が誘導されます。この結果、トランジスタ界面近傍で電子正孔共存系が形成されます。

【実験の詳細】

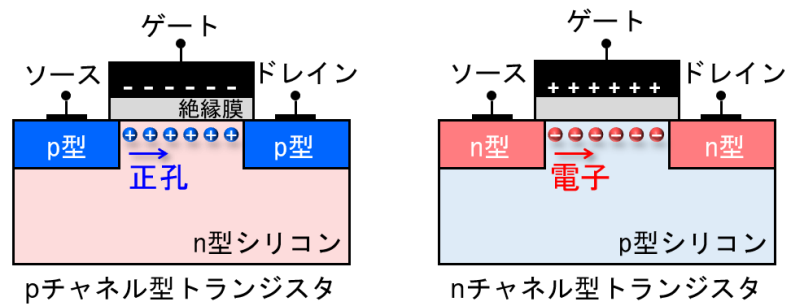
実験では、上記ゲート電圧操作とともに、電子正孔共存後の再結合の電流を低温下8ケルビンで計測しました。そしてゲートのセット電圧/オン電圧と再結合電流の関係を調べたところ、電子と正孔はそれぞれゲートと容量的に結合しており、それらの密度はセット電圧/オン電圧によって独立に制御できることがわかりました。またその容量から見積もられた電子正孔間の距離は約5ナノメートルであり、これまで報告されているシリコンの励起子ボア半径^{*6}とよく一致することがわかりました。さらに、再結合電流の時間変化を観測したところ、ランダムで早い再結合とゆっくりとした再結合の2種類の再結合過程があることを見出しました。このことは電子正孔共存系の形成直後の高密度なプラズマ状態を経て、低密度の電子正孔が強く束縛したペア（励起子）を生成するというモデルで説明できます（図3）。

【今後の展開】

今回は電子正孔共存系の形成技術確立を目的とした基礎検討であったため、測定温度を8ケルビンとして

電子正孔密度を固定して実験を行いました。今後は測定温度と電子正孔密度をパラメータとしてより詳細に再結合電流を解析することで、シリコン・トランジスタ上で励起子の量子凝縮発現を目指します。

トランジスタ基本動作

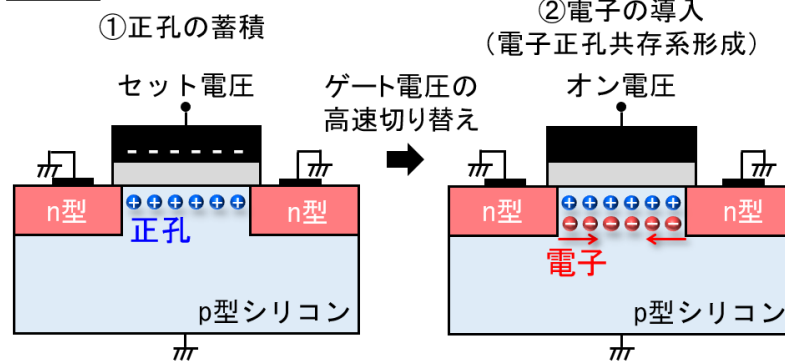


正孔あるいは電子のどちらか一方しか流すことができない。

図 1：シリコン・トランジスタの構造と基本動作

pチャネル型（左）とnチャネル型（右）トランジスタにおいて、それぞれのゲート端子に負電圧/正電圧を印加すると正孔（正電荷、青丸）/電子（負電荷、赤丸）がソース-ドレイン端子間を流れる。この基本ゲート操作では、どちらか一方の極性をもつキャリアしか流すことができない。

本手法



ゲート電圧制御により電子と正孔の両方が同時に存在。

図 2：本手法（nチャネル型トランジスタを用いた場合）

まずゲートに負電圧をセットし、界面に正孔を蓄積させる（左図）。続いて、正方向の電圧に高速で切り替える（右図）。ここではゲートを負電圧からゼロボルトへ高速に切り替えた場合の例を示している。正孔はゲート電圧の急な変化に追従できず界面に留まり、電子はその正孔に引き付けられるようにソース/ドレイン端子から流入する。この結果、電子正孔共存系が形成される。

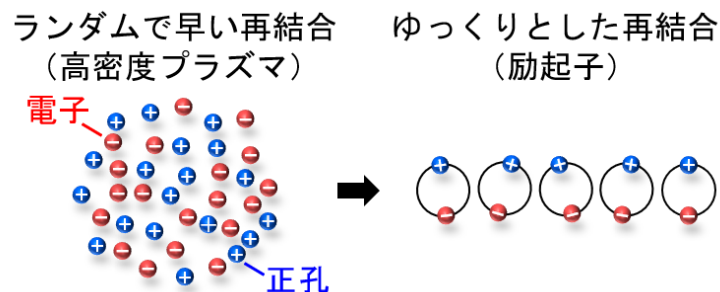


図 3：再結合電流の実時間計測に基づくモデル

電子正孔共存系形成直後のランダムで早い再結合過程を経て、ゆっくりとした再結合過程に切り替わる。これらは、高密度プラズマの状態から励起子の状態へ切り替わるというモデルで説明できる。

【研究助成】

本研究は、科学研究費補助金「若手研究 A (JP16H06087)」、「基盤研究 B (JP20H02203)」、「基盤研究 A (JP20H00241)」、「挑戦的研究 (開拓) (JP22K18294)」の助成を受けて行われました。

【論文掲載情報】

掲載誌： Communications Physics

タイトル： Electrical control of transient formation of electron-hole coexisting system at silicon metal-oxide-semiconductor interfaces

著者名： Masahiro Hori, Jinya Kume, Manjakavahoaka Razanoelina, Hiroyuki Kageshima and Yukinori Ono

【用語解説】

※1…トランジスタ

ここでは、集積回路の主要構成素子である金属・酸化膜・半導体電界効果トランジスタ (MOSFET) を指す。当該トランジスタでは、母材としてシリコンが用いられている。シリコン基板上に絶縁膜 (シリコン酸化膜) を介して形成されたゲート電極に電圧を印加することで、シリコン/シリコン酸化膜界面を流れる電流をオン・オフさせることができる。

※2…再結合、再結合電流

電子と正孔 (電子の抜けた穴) が結合して両者が消滅することを再結合といい、再結合により生じる電流を再結合電流という。

※3…励起子、量子凝縮

半導体中で電子と正孔がクーロン力により強く束縛したペアを励起子 (エキシトン) と呼ぶ。励起子は一対の電子と正孔で構成されるため整数スピンをもちボース粒子とみなすことができ、極低温下でボース・アインシュタイン凝縮することが理論的に予測されている。

※4…超流動

量子凝縮によりもたらされる抵抗ゼロの摩擦のない流れのことをいう。超流動状態ではエネルギーの散逸がない。

※5…クライオ CMOS

大規模な量子コンピューティングのために多数個の量子ビットを制御する必要があるが、それらの制御に用いられる集積回路のこと。同集積回路は、極低温下の冷凍機内に配置して動作させることが検討されておりクライオ CMOS と呼ばれている。CMOS は、相補型の金属・酸化膜・半導体素子のこと。

※6…ボーア半径

水素原子の原子核を周回する電子の軌道半径のこと。ここでは、シリコン中の正孔に対する電子の軌道半径を指す。

【本件に関する問い合わせ先】

国立大学法人静岡大学 電子工学研究所

准教授 堀 匡寛

Tel : 053-478-1349

E-mail : horimasahiro@shizuoka.ac.jp

国立大学法人島根大学 総合理工学部物理工学科

教授 影島 博之

Tel : 0852-32-6104

E-mail : kageshima@riko.shimane-u.ac.jp

【広報担当】

国立大学法人静岡大学 広報・基金課 広報係

Tel : 054-238-5179

E-mail : koho_all@adb.shizuoka.ac.jp

国立大学法人島根大学 企画広報課 広報グループ

Tel : 0852-32-6603

E-mail : gad-koho@office.shimane-u.ac.jp